

Sveučilište u Zagrebu
Fakultet elektrotehnike i računarstva
Zavod za elektroničke sustave i obradbu informacija

Seminarski rad iz kolegija
„Sustavi za praćenje i vođenje procesa“

I²C sabirnica

Davor Bonači

0036409319

Zagreb, 2007.

SADRŽAJ

Sadržaj	2
1. Uvod	3
2. Opis sabirnice	5
3. Fizički sloj	7
4. Električne specifikacije	10
5. Primjene i izvedene tehnologije	11
6. Ograničenja i nedostaci	12
Zaključak	13
Literatura	14

1. UVOD

Digitalni elektronički sustavi najčešće su izgrađeni od integriranih komponenata (npr. mikrokontrolera, memorija, LCD pokazivača, itd.) različitih proizvođača. Prilikom projektiranja takvih sustava veliki problem često predstavlja komunikacija između komponenti. Postavlja se pitanje kako povezati, primjerice dva mikrokontrolera sa svojim periferijama unutar istog uređaja.

Načelno, komunikacija između komponenti može biti:

- serijska, ili
- paralelna.

Serijska komunikacija omogućava prenošenje samo jednog bita u određenom vremenskom trenutku, tj. bitovi jedan za drugim (serijski), putuju od izvorišta do odredišta. Paralelna komunikacija omogućava istovremeno prenošenje više od jednog bita, najčešće bajt (osam bitova). Zbog navedenog, serijska komunikacija zahtjeva bitno manje komunikacijskih linija nego paralelna. Primjerice, jednosmjerna, asinkrona serijska komunikacija zahtjeva samo jednu liniju, dok svaka paralelna komunikacija zahtjeva barem 8 linija, a često i preko 20 linija. Vrlo rijetko mikrokontroleri opće namjene imaju dovoljan broj priključaka za paralelnu komunikaciju. Prednost paralelne komunikacije je brzina, koja je višestruko veća nego kod serijske. Ipak, serijska komunikacija se češće koristi u komunikaciji između integriranih komponenti na tiskanoj pločici, prije svega zbog mnogo jednostavnije izvedbe.

Najpoznatiji serijski komunikacijski protokoli su:

- telegraf baziran na Morseovoj abecedi,
- RS-232,
- RS-485,
- USB (Universal Serial Bus),
- FireWire,
- Ethernet,
- Serial ATA,
- SPI, itd.

Navedeni protokoli imaju razne nedostatke za komunikaciju između komponenti digitalnog sustava. S protokolom RS-232 postoje dva problema. Prvi problem su naponske razine – protokol koristi napone od -15V do 15V (a ponekad i više), što je daleko previše za digitalne sklopove koji rade na naponima i ispod 5V. Taj problem je moguće relativno jednostavno riješiti uvođenjem drugih naponskih razina (npr. TTL razine). Drugi nedostatak RS-232 protokola je činjenica da ne uređuje prava pristupa komunikacijskom mediju (dijeljenje medija), tj. protokol nema mogućnost komunikacije više od dvije komponente, što znači da

nije moguće napraviti mrežu. Ostali popularni protokoli najčešće su suviše komplicirani za komunikaciju unutar uređaja.

Rješenje ovog problema nudi I²C sabirnica. To je **sinkrona, serijska sabirnica** namijenjena međusobnom povezivanju raznih digitalnih i upravljivih analognih sustava. Digitalni sustavi koji mogu sadržati I²C sučelje su:

- mikrokontroleri,
- pokazivači s tekućim kristalom (engl. *Liquid Crystal Display*, LCD),
- EEPROM memorije,
- RAM memorije, itd.

Analogni sustavi s I²C sučeljem obuhvaćaju:

- pojačala s programibilnim pojačanjem,
- sintetizatore frekvencije, itd.

Spomenute komponente se na I²C sabirnicu spajaju izravno, bez dodataka drugih komponenti (engl. *glue logic*). Broj komponenata koje se smiju spojiti na sabirnicu ograničen je jedino najvećim dozvoljenim kapacitetom na svakoj liniji, a on iznosi 400 pF.

Sabirnicu razvila je tvrtka Philips Semiconductors početkom 1980-tih godina za internu komunikaciju unutar njihovih uređaja. Prva standardizirana verzija objavljena je 1992. godine. Ta verzija je povećala brzinu na 400 kbit/s (engleskog naziva *fast mode*) i povećala veličinu adrese na 10 bitova. Verzija 2.0 je objavljena 1998. godine s najvećom brzinom od 3,4 Mbit/s (engleskog naziva *high-speed mode*). Trenutni standard je verzija 2.1 koja je objavljena 2001. godine, ali bez većih promjena. Od 1. listopada 2006. standard je besplatan i za njegovo korištenje nije potrebna licenca. Međutim, dodjeljivanje I²C adresa na sabirnici je pod nadzorom tvrtke Philips i za to se plaća naknada. Drugim riječima, korištenje protokola je besplatno, ali razvijanje integriranih komponenti za masovnu proizvodnju i ugradnju u uređajima trećih strana se naplaćuje.

Ime sabirnice dolazi od engleskih riječi *Inter Integrated Circuits*, skraćeno IIC, odnosno I²C. Kratica se izgovara *i-na-kvadrat-c* (engl. *i-squared-c*), a ponekad *i-dva-c* (engl. *i-two-c*), što je pogrešno.



Slika 1.1. Zaštitni znak I²C sabirnice u vlasništvu tvrtke Philips Semiconductors.

2. OPIS SABIRNICE

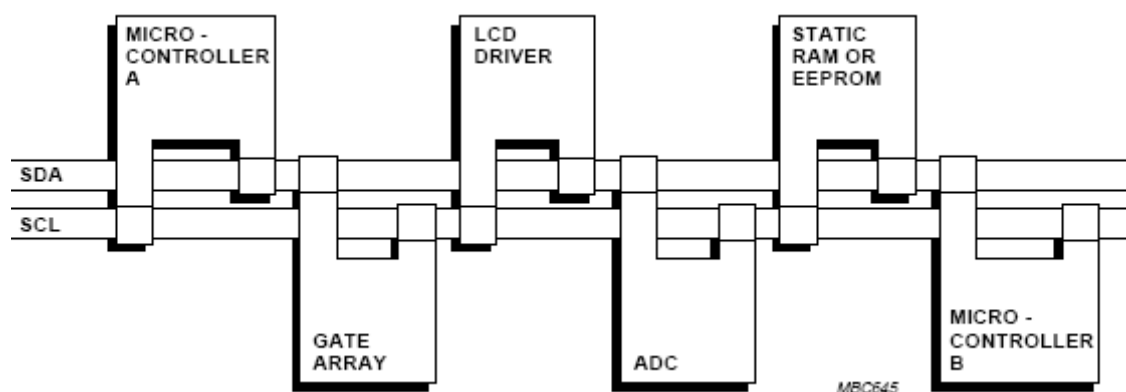
Komunikacija putem I²C sabirnica obavlja se preko dvije linije:

- **SDA** (*Serial Data*), kojom se prenose podaci, i
- **SCL** (*Serial Clock*), kojom se prenosi takt.

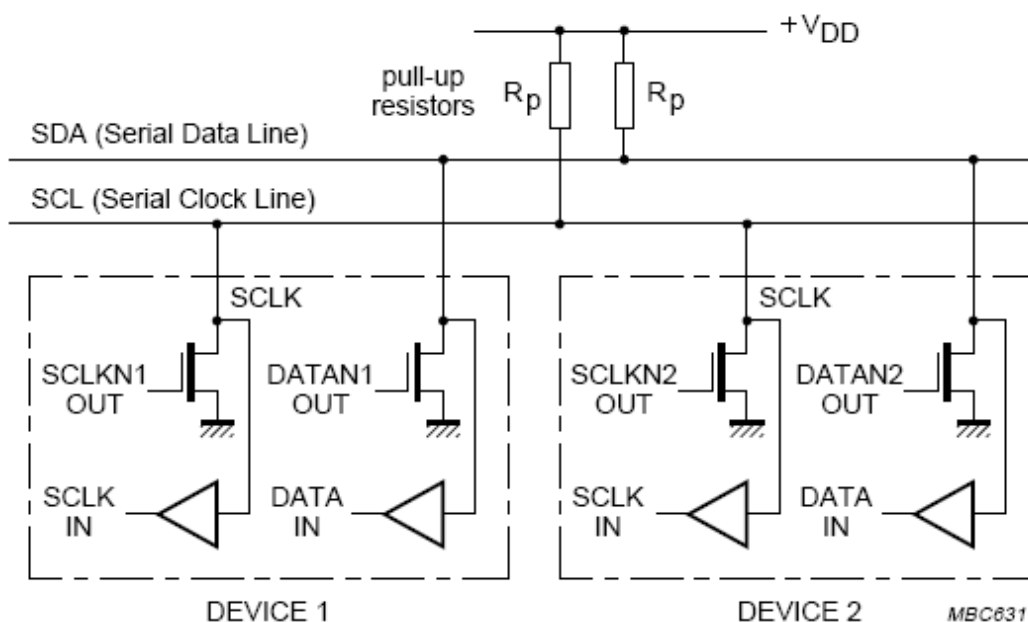
Naponske razine na ovim linijama gledaju se prema zajedničkoj masi.

Izlazni stupnjevi komponenata koji se spajaju na sabirnicu su u spoju otvorenog kolektora ili otvorenog odvoda. Zato se linije SDA i SCL spajaju na napajanje preko priteznog otpornika (engl. *pull up resistor*). Iznos otpora ovog otpornika ovisi o karakteristikama komponenata spojenih na sabirnicu, a u praksi iznosi nekoliko kiloohma. Kad je sabirnica slobodna, linije su u stanju logičke jedinice.

Napon napajanja na sabirnici je tipično 5V ili 3,3V, iako standard dozvoljava i više i niže napone. Slike 2.1 i 2.2 prikazuje primjer spajanja komponenata na I²C sabirnicu.



Slika 2.1. Primjer spajanja komponenata na I²C sabirnicu (logička shema).



Slika 2.2. Primjer spajanja komponenata na I²C sabirnicu (električna shema).

Najčešća brzina prijenosa podataka na sabirnici je 100 kbit/s u standardnom načinu rada (engl. *standard mode*) ili 10 kbit/s u sporom načinu rada (engl. *low speed mode*), ali i brzine niže od navedenih su dozvoljene. Novije verzije podržavaju i brže taktove i to 400 kbit/s u brzom načinu rada (engl. *fast mode*) ili 3,4 Mbit/s u vrlo brzom načinu rada (engl. *high-speed mode*).

Svaka komponenta koja je spojena na sabirnicu ima svoju adresu, koja na toj sabirnici mora biti jedinstvena. Standard definira 7-bitne adrese, što omogućava spajanje najviše 112 komponenata na jednu sabirnicu. Preostalih 16 adresa je rezervirano za posebne potrebe. Novije verzije standarda omogućavaju i 10-bitne adrese.

Ukupni kapacitet na liniji ne smije biti veći od 400 pF. Kako dodavanje svake komponente unosi dodatnu kapacitivnost na liniji, ovaj uvjet ograničava najveći broj komponenti na jednoj sabirnici.

Svaka komponenta može implementirati I²C standard na dva načina:

- kao **upravljač** (engl. *master*), ili
- kao **izvršitelj** (engl. *slave*).

Upravljač je komponenta koja kontrolira SCL liniju, odnosno daje takt na sabirnici, i uvijek započinje komunikaciju. Izvršitelj nikada ne kontrolira SCL liniju i nikada ne započinje komunikaciju.

Na sabirnicu je dozvoljeno priključiti više upravljača (engl. *multi-master bus*) i više izvršitelja. Dok nema prijenosa, obje linije su u visokoj logičkoj razini. Po potrebi, neki od upravljača može započeti komunikaciju i tada on kontrolira SCL liniju, tj. daje takt ostalim komponentama na liniji. Za to vrijeme niti jedan drugi upravljač ne smije započeti komunikaciju. Ukoliko se dogodi da dva ili više upravljača započnu s prijenosom u istom trenutku, dolazi do kolizije. Tada se aktivira postupak **arbitriranja** (engl. *arbitration*), kojim se dodjeljuje pravo na upravljanje sabirnicom samo jednom od njih. Postupak arbitriranja će detaljnije biti opisan kasnije.

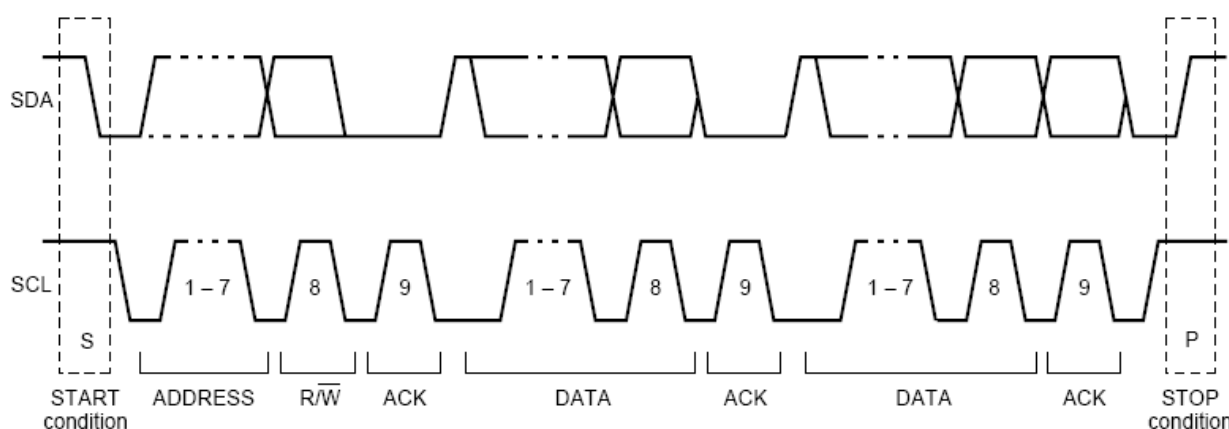
Komponenta na sabirnici u nekom trenutku može raditi u jednom od sljedećih načina rada:

- upravljač koji šalje podatke – komponenta upravlja s taktom i šalje podatke izvršitelju,
- upravljač koji prima podatke – komponenta upravlja s taktom i prima podatke iz izvršitelja,
- izvršitelj koji šalje podatke – komponenta ne upravlja s taktom i šalje podatke upravljaču, ili
- izvršitelj koji prima podatke – komponenta ne upravlja s taktom i prima podatke od upravljača.

Dakle, u svakom trenutku komuniciraju jedan upravljač i jedan izvršitelj. Kako bi svaka komponenta mogla komunicirati sa svakom drugom komponentom, neki upravljač može prijeći u izvršitelja, i obratno.

3. FIZIČKI SLOJ

Slika 3.1 prikazuje cijeli ciklus prijenosa podataka na sabirnici. Ciklus započinje upravljač slanjem start bita S. Start bit predstavlja prijelaz signala SDA iz visoke razine u nisku za vrijeme dok je signal SCL u visokoj razini. Obrnut prijelaz, tj. prijelaz iz niske razine u visoku linije SDA, za vrijeme dok je SCL u visokoj razini predstavlja stop bit P, kojim se završava komunikacija. Jedino u ova dva slučaja signal SDA mijenja stanje za vrijeme dok je SCL u visokoj razini. U ostalim slučajevima promjena stanja signala SDA dozvoljena je samo kad je SCL u niskoj razini.

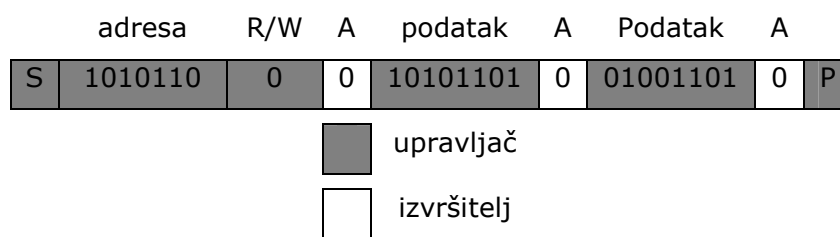


Slika 3.1. Ciklus prijenosa podataka.

Nakon start bita, upravljač šalje 7-bitnu adresu izvršitelja s kojim želi komunicirati, nakon čega slijedi bit koji govori da li će se čitati iz izvršitelja ili pisati. Nakon prijenosa ovih devet bitova, upravljač oslobađa liniju SDA, postavljenom visoke logičke razine. Ako je izvršitelj, čija je adresa poslana, uspješno primio prozivku, odazvat će se tako da na liniju SDA postavi nisku logičku razinu i zadrži je cijeli slijedeći period takta. Taj bit naziva se potvrda (engl. *acknowledge*). U slučaju da se nitko ne odazove, upravljač treba generirati stop bit i prekinuti komunikaciju.

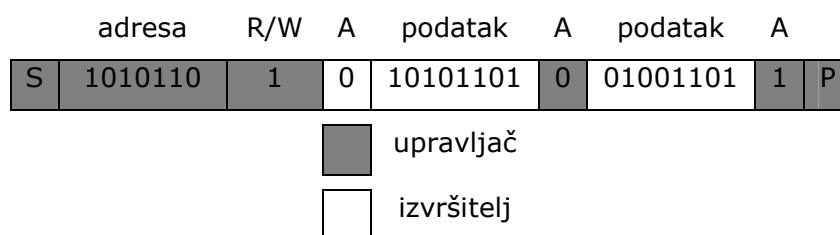
Nakon uspješno poslanih i primljenih potvrda, šalje se 8-bitni podatak. Ukoliko se radi o čitanju, podatak šalje izvršitelj, a ukoliko se radi o pisanju upravljač. Nakon podatka, ponovno se šalje potvrda od suprotne strane. Parova podatak-potvrda može biti nekoliko. Nakon toga, upravljač mora generirati stop bit ili ponovno start bit, ako želi zadržati sabirnicu pod svojom kontrolom za novi ciklus prijenosa.

Slika 3.2 prikazuje komunikacijski protokol kod upisa podataka u izvršitelja. Nakon start bita upravljač šalje adresu te bit 0 koji označava upis, a izvršitelj odgovara potvrdom A=0. Upravljač tada šalje bajtove podataka. Nakon svakog bajta izvršitelj vraća potvrdu A=0. U suprotnom, upis bi bio prekinut. Postupak završava upravljač, slanjem stop bita.



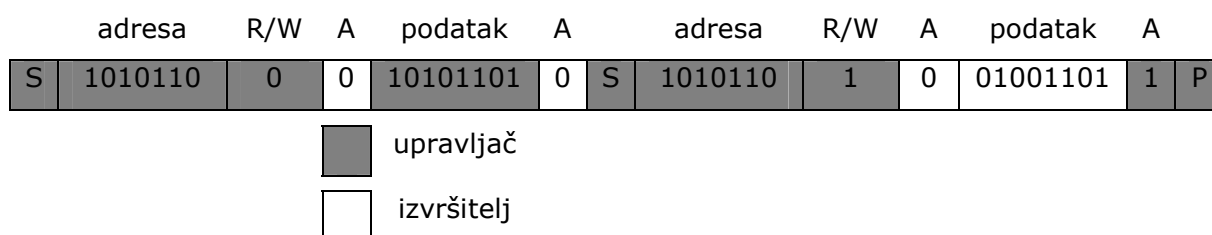
Slika 3.2. Primjer upisa podataka u izvršitelja.

Kod čitanja podataka iz izvršitelja, upravljač šalje start bit te bit 1 koji označava čitanje, kao što je to prikazano na slici 3.3. Izvršitelj šalje potvrdu i potom traženi podatak. Nakon što je primio podatak, upravljač generira potvrdu A=0. Izvršitelj će prestati slati podatke kad upravljač postavi potvrdu A=1. Postupak završava upravljač slanjem stop bita.



Slika 3.3. Primjer čitanja podataka iz izvršitelja.

Kad treba čitati iz neke serijske memorije, potrebno je najprije poslati adresu lokacije s koje se čita, a nakon toga pročitati jedan ili više podataka. U tom slučaju se koristi kombinirani protokol, prikazan slikom 3.4. Na slici je prikazan primjer čitanja podataka iz serijske memorije koja ima adresu 1010110, a čita se podatak 01001101 s adrese 10101101. Iz slike se vidi da upravljač najprije u memoriju upisuje podatak s adresom memorijske lokacije. Nakon potvrde ponavlja start bit i provodi operaciju čitanja.



Slika 3.4. Kombinirani protokol.

Kako je ranije rečeno, linije SDA i SCL su namijenjene spajanju izlaznih stupnjeva tipa otvorenog kolektora ili otvorenog odvoda. Zbog toga je potreban pritezni otpornik prema liniji pozitivnog napona napajanja. Iznos otpora otpornika za zaključenje sabirnice dan je izrazom:

$$R = \frac{t_r}{C_{BUS}},$$

gdje je t_r najveće dozvoljeno vrijeme porasta signala na sabirnici, a C_{BUS} najveći dopušten kapacitet na pojedinim linijama sabirnice. Navedeni parametri spadaju u električne specifikacije sabirnice i mogu se naći u 4. poglavlju. Za I²C sabirnicu koja radi u

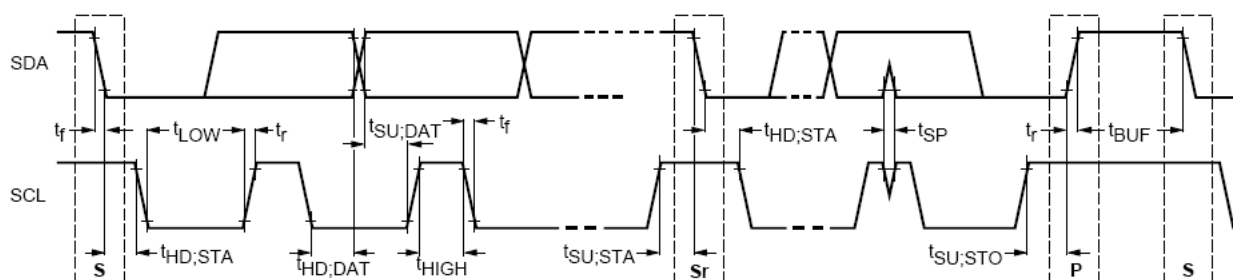
standardnom načinu rada vrijeme porasta je 1000 ns i najveći kapacitet 400 pF, pa je vrijednost otpornika 2,5 k Ω .

Logička nula na liniju se šalje pritezanjem linije na masu, a logička jedinica se postiže puštanjem da linija otpluta prema logičkoj jedinici.

Objasnimo sada postupak arbitriranja, tj. postupak dodjele prava za upravljanje sabirnicom kada više upravljača želi upravljati sabirnicom. Kada neka komponenta emitira logičku jedinicu (puštajući da napon otpluta prema naponu napajanja) i neka druga komponenta emitira logičku nulu u istom trenutku, tada prva komponenta to može osjetiti (jer napon nije otplutao prema visokoj razini). U tom trenutku prva jedinica odustaje od prijenosa da se spriječi kolizija. Druga jedinica, ne znajući ništa o eventualnoj koliziji, nastavlja započeti prijenos. Na ovaj način, kolizije na sabirnici su izbjegnute.

4. ELEKTRIČNE SPECIFIKACIJE

Detaljne električne specifikacije prelaze okvire ovog seminarskog rada, pa je ovdje dan samo najvažniji dio. Slika 4.1 definira vremenske parametre koji su navedeni u tablici 4.1 za I²C sabirnicu u standardnom i u brzom načinu rada. Podaci su preuzeti iz specifikacija tvrtke Philips Semiconductors, gdje su u cjelovitom obliku javno dostupni.



Slika 4.1. Električne specifikacije.

PARAMETER	SYMBOL	STANDARD-MODE		FAST-MODE		UNIT
		MIN.	MAX.	MIN.	MAX.	
SCL clock frequency	f_{SCL}	0	100	0	400	kHz
Hold time (repeated) START condition. After this period, the first clock pulse is generated	$t_{HD;STA}$	4.0	–	0.6	–	μ s
LOW period of the SCL clock	t_{LOW}	4.7	–	1.3	–	μ s
HIGH period of the SCL clock	t_{HIGH}	4.0	–	0.6	–	μ s
Set-up time for a repeated START condition	$t_{SU;STA}$	4.7	–	0.6	–	μ s
Data hold time: for CBUS compatible masters (see NOTE, Section 10.1.3) for I ² C-bus devices	$t_{HD;DAT}$	5.0 0 ⁽²⁾	– 3.45 ⁽³⁾	– 0 ⁽²⁾	– 0.9 ⁽³⁾	μ s μ s
Data set-up time	$t_{SU;DAT}$	250	–	100 ⁽⁴⁾	–	ns
Rise time of both SDA and SCL signals	t_r	–	1000	$20 + 0.1C_b$ ⁽⁵⁾	300	ns
Fall time of both SDA and SCL signals	t_f	–	300	$20 + 0.1C_b$ ⁽⁵⁾	300	ns
Set-up time for STOP condition	$t_{SU;STO}$	4.0	–	0.6	–	μ s
Bus free time between a STOP and START condition	t_{BUF}	4.7	–	1.3	–	μ s
Capacitive load for each bus line	C_b	–	400	–	400	pF
Noise margin at the LOW level for each connected device (including hysteresis)	V_{NL}	$0.1V_{DD}$	–	$0.1V_{DD}$	–	V
Noise margin at the HIGH level for each connected device (including hysteresis)	V_{NH}	$0.2V_{DD}$	–	$0.2V_{DD}$	–	V

Tablica 4.1. Električne specifikacije.

5. PRIMJENE I IZVEDENE TEHNOLOGIJE

I²C sabirnicu je dobro primijeniti onda kada su jednostavnost i niski troškovi proizvodnje bitniji od brzine prijenosa, iako novije verzije standarda postižu značajnije brzine prijenosa.

Tipične primjene su:

- spajanje perifernih komponenta niske brzine na osobno računalo, ugrađeni računalni sustav ili mobilni telefon,
- komunikacija s EEPROM i NVRAM memorijama,
- pristup analogno-digitalnim pretvornicima (očitanje rezultata pretvorbe),
- pristup digitalno-analognim pretvornicima (slanje podataka za pretvorbu),
- upravljanje OLED/LCD pokaznicima (npr. u mobilnim telefonima),
- upravljanje nekim veličinama (kontrast, svjetlina i boja u televizorima, amplituda zvuka u zvučnicima),
- očitavanje vrijednosti s osjetila (npr. mjerilo temperature procesora),
- paljenje i gašenje uređaja (npr. osobnog računala ili neke periferije).

Najvažnija prednost ove sabirnice je da mikrokontroler može upravljati s mnogo senzora i pokaznika koristeći samo dvije upravljačke linije, odnosno samo dva priključka. Isto tako, komponente je moguće dodavati i skidati sa sabirnice po volji, pa čak i za vrijeme normalnog rada (engl. *hot swapping*).

Zbog navedenih prednosti, ova sabirnica je postala vrlo popularna, pa su proizvedeni mikrokontroleri koji imaju ugrađeno I²C sučelje. Tada je korištenje sabirnice vrlo jednostavno, dovoljno je samo iz programa pisati podatke u određene registre posebne namjene. Zbog svoje jednostavnosti, protokol je moguće implementirati i na ostalim mikrokontrolerima, laganom programskom emulacijom I²C sučelja.

Zbog velikog broja osjetila (senzora) koja imaju izlaz kompatibilan s I²C sučeljem pojavila se i potreba spajanja takvih osjetila na osobna računala. Matične ploče osobnih računala danas se, u pravilu, ne proizvode s I²C sučeljem, ali je moguće kupiti prilagodni sklop (najčešće na USB sučelje). S takvim sklopom, moguće je bilo koji uređaj koji podržava I²C sabirnicu izravno spojiti na osobno računalo. Razvoj takvih mjernih i upravljačkih sustava je danas vrlo korišten. I²C sabirnica je podržana u gotovo svim operacijskim sustavima.

I²C sabirnica je osnova za sljedeće serijske komunikacijske tehnologije:

- ACCESS.bus,
- VESA Display Data Channel (DDC) sučelje,
- System Management Bus (SMBus), i
- Intelligent Platform Management Bus (IPMB).

Ove tehnologije imaju drugačije naponske razine i brzine prijenosa. Neki od njih imaju i podršku za procesorske prekide.

6. OGRANIČENJA I NEDOSTACI

Dodijeljivanje adresa komponentama na I²C sabirnici je jedan od nedostataka ovog protokola. Većina komponenta nema nezavisni konfiguracijski mehanizam, a proizvođači rijetko dodijele 7 priključaka komponente za definiranje adrese.

Često proizvođači dodijele nekoliko priključaka za definiranje nekoliko najnižih bitova adrese, dok viši bitovi ostaju predefimirani. Viši bitovi najčešće su proizvoljno izabrani od strane proizvođača i označavaju model komponente. Ovo ograničava broj istovrsnih komponenti koje je moguće spojiti na istu sabirnicu na najčešće osam. Druge sabirnice bolje rješavaju ovaj problem, ali, naravno, na uštrb jednostavnosti.

Drugi nedostatak I²C sabirnice je ograničeno područje prijenosnih brzina. Najveća moguća brzina I²C sabirnice iznosi 3,4 Mbit/s, što je daleko manje od, primjerice, Etherneta. S druge strane, premala brzina može dovesti do zagušenja upravljača koji je programski implementiran. To znači da previše procesorskog vremena upravljač troši na komunikaciju. Navedena dva nedostatka su najveća ograničenja upotrebe I²C sabirnice.

ZAKLJUČAK

Iz svega napisanog može se zaključiti da je I²C sabirnica vrlo dobro rješenje za spajanje perifernih komponenata nižih brzina (senzora, upravljačkih elemenata i slično) na mikrokontrolerske sustave, osobna računala i ugrađene računalne sustave. To je sinkrona, serijska sabirnica najveće brzine prijenosa od 3,4 Mbit/s. Izuzetno se jednostavno implementira, a zahtjeva svega dvije signalne linije za, praktički, neograničen broj komponenata.

Sabirnica se jednostavno može spojiti i na PC i time projektirati složene mjerne sustave bazirane na vrlo standardnim (i dobavljivim) komponentama. Time se značajno olakšava, ubrzava i pojeftinjuje razvoj složenih digitalnih sustava.

LITERATURA

1. M. Vučić: Upotreba mikrokontrolera u ugrađenim računalnim sustavima, skripta Zavoda za elektroničke sustave i obradbu informacija, Zagreb, 2003.
2. Wikipedia, the free encyclopedia (<http://en.wikipedia.org/wiki/I%C2%B2C>)
3. Philips Semiconductors I²C bus specification, Version 2.1, siječanj 2000.
(http://www.nxp.com/acrobat_download/literature/9398/39340011.pdf)
4. Javno dostupni materijal <http://www.mcc-us.com/I2CBusTechnicalOverview.pdf>